

基于FPGA和单片机的实时脉冲信号参数测量仪

高英杰¹, 陈 婕¹, 刘 飞¹, 叶全意^{2*}

(1. 金陵科技学院电子信息工程学院, 江苏 南京 211169;

2. 金陵科技学院网络与通信工程学院, 江苏 南京 211169)

摘 要: 脉冲信号参数测量仪是一种常用的测量仪器, 可以测量脉冲信号频率、占空比等参数, 具有测量精度高、速度快、操作简便、数字显示等特点, 广泛应用于电子技术相关的教学科研中。针对传统的脉冲信号参数测量仪价格昂贵、体积大等问题, 采用低功耗的FPGA(现场可编程门阵列)芯片作为主控芯片, 再由单片机控制显示被测脉冲信号的频率以及占空比, 在测量频率范围和测量误差方面都很好地满足系统的设计要求。同时为了系统自校准和对外信号输出的需要, 该测量仪还能产生1 MHz的标准矩形脉冲信号, 具有一定的实用性。

关键词: 脉冲信号参数测量仪; 频率; 占空比; FPGA; 单片机

中图分类号: TM935.4

文献标识码: A

文章编号: 1672-755X(2018)01-0006-04

The Pulse Signal Parameter Measuring Instrument Based on the FPGA and Single-chip

GAO Ying-jie, CHEN Jie, LIU Fei, YE Quan-yi*

(Jinling Institute of Technology, Nanjing 211169, China)

Abstract: Pulse signal parameter measuring instrument is a type of frequently used measuring instrument, which can measure the parameters such as frequency, duty cycle. And it is used widely in teaching and research related to electronic technology because its advantage of high precision, fast speed, simple operation and digital display. However, the traditional pulse signal parameter measuring instrument is expensive, bulky. So in this paper, the low power FPGA chip is used as the main control chip, and the frequency and duty cycle of the pulse signal are measured by the LCD. Moreover, the design requirements of the system are well met in the measurement frequency range and measurement errors. Meanwhile, for the need of system self-calibration and external signal output, the instrument can also produce 1 MHz standard rectangular pulse signal, which has a certain practicality.

Key words: pulse signal parameter measuring instrument; frequency; duty cycle; FPGA; single-chip

脉冲信号参数测量仪是一种常用的测量仪器, 可以测量脉冲信号^[1]的各种参数, 具有测量精度高、速度快、操作简便、数字显示等特点, 被广泛应用于无线电通信、雷达、导航、机械控制、医疗等方面。传统的

收稿日期: 2018-02-13

基金项目: 国家自然科学基金资助项目(61701204); 江苏省博士后科研资助计划项目(1701073B); 江苏省高校自然科学研究面上项目(16KJB510010); 2017年省级大学生创新创业训练计划一般项目(201713573042Y); 江苏省现代教育技术研究课题(2017-R-55611); 金陵科技学院基金项目(jit-b-201511, jit-2016-jlxm-22, jit-fhxm-201606)

作者简介: 高英杰(1987—), 男, 江苏连云港人, 讲师, 博士, 主要从事电磁学、电子技术等方面的研究。

通信作者: 叶全意(1982—), 女, 江西婺源人, 副教授, 博士, 主要从事模拟电子、微波光子学等方面的研究。

测量方法通常使用示波器来测量脉冲信号,但测量精度较低,误差较大。频谱仪可以准确地测量脉冲信号的频率,但测量速度较慢,无法实时快速地跟踪被测脉冲信号频率的变化。而信号参数测量仪能够快速准确地捕捉到被测脉冲信号频率和占空比等的变化。但是,传统的脉冲信号参数测量仪虽然功能比较齐全、测量精度高,但是大多为台式的,体积大、价格昂贵。而便携式的脉冲信号参数测量仪,测量的精度一般没有台式的高。所以,如何既满足测量的便携性要求,又能有较齐全的功能和较高的精度,需要比较完善的设计方案。

大部分现有技术都是基于单片机来设计脉冲信号参数测量仪,受制于单片机本身较低的主频,测量结果的精度不足,且很难测量频率较高的脉冲信号,一般为几万赫兹^[2-3]。随着信息技术革命的快速发展和大规模 FPGA(现场可编程门阵列)的出现,利用 FPGA 芯片对脉冲信号进行测量和数据处理将成为可能^[4-5]。但是有些基于 FPGA 的测量方案只是在开发板上进行了测试,给出了系统仿真波形^[6];或者只是软件仿真,未见硬件实物,例如使用 Max+Plus II 或 Quartus II 9.0 软件仿真^[7-8]。

本项目设计方案采用低功耗 FPGA 作为主控芯片,进行 A/D 采样、控制、数据存储、运算等,计算出被测脉冲信号的频率、占空比等参数^[9-10],再通过 51 单片机控制的 12864 液晶屏显示出来。由于 FPGA 采用并行运算处理方式,可同时进行运算处理和数据输出,运算速度上满足了实时性的要求,而且运算精度也得到了较大的提高,所以制作出的脉冲信号参数测量仪既能满足测量的便携性要求,又能有较高的精度。

1 系统设计

脉冲信号参数测量仪系统的设计框如图 1 所示,系统主要由 FPGA、51 单片机和 12864 液晶显示屏组成。FPGA 对被测得的脉冲信号进行分频和计数,51 单片机进行显示控制,测量的结果通过 12864 液晶显示屏显示出来,而为了测试脉冲信号参数测量仪系统的性能,我们还需要用函数信号发生器和示波器来进行测量结果的正确性验证。

1.1 系统设计的测量原理

首先,利用 FPGA 芯片内部自带的时钟,通过分频时钟、闸门控制电路和计数器的复合使用,选择合适的时间基准信号即闸门时间,然后在闸门时间内对被测量信号进行计数,时间基准信号为高电平时,闸门打开,频率计开始对被测信号进行计数。得到的计数结果即为被测脉冲信号的频率。

另外,由占空比 = (高电平计数 × 时钟周期 / 信号周期) × 100%, 可以计算出被测脉冲信号的占空比。接着,再将 FPGA 芯片计算得到的频率和占空比数值传出到由 51 单片机控制的液晶显示屏 12864 的数据端口,显示出被测脉冲信号的频率和占空比。

并且,作为附加功能,根据 FPGA 芯片的基准时钟频率为 50 MHz,采用锁相环(PLL)进行 1/50 分频得到 1 MHz 的标准矩形脉冲信号。

1.2 系统设计的软硬件组成

本脉冲信号参数测量仪系统中,在硬件部分,FPGA 选用 ALTERA 公司 Cyclone IV 系列 EP3C25Q24C08 芯片,串行配置器件为 EPCS16,外接 50 MHz 有源晶振。51 单片机选用 STC89C52 单片机,整个系统设计框如图 1 所示。函数信号发生器输出的脉冲信号可通过 FPGA 测量,计算得到的频率 F 和占空比 D 在 12864 液晶屏上显示出来。FPGA 还可产生频率为 1 MHz 的标准脉冲信号,接示波器的 CH1 口来验证其测量结果的正确性。

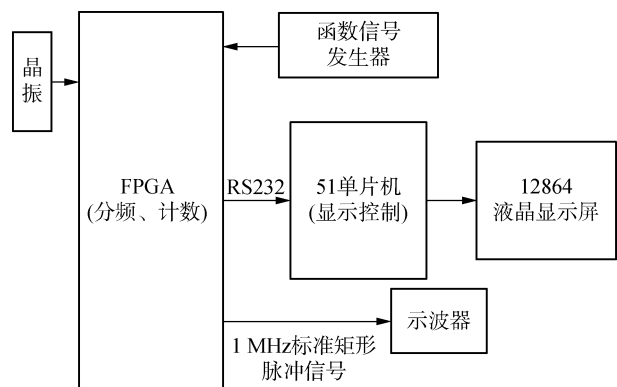


图 1 系统设计框

在软件部分,部分参考代码如下所示:

```
tx send(. clk_50M(clk_50M),. latch(pulse_1),//上升沿锁存数据 周期 1s
module high_level_count( //输出 sin 高电平时计的 clk 个数。clk 下降沿锁存
input sin,
input clk, //250MHZ
output reg[31:0]count_max //高电平时记得的最大值.);
reg[31:0]count; //计数器
module jishu( //sys_clk 下降沿锁存
high_level_count pinlv_1(. sin(fenpin),. clk(sys_clk), . count_max(count1_max)); //高电平计数值
wire pulse;
pulse_1s pul(. sys_clk(sys_clk),. pulse(pulse));
high_level_count pinlv_2(. sin(pulse),. clk(sin), . count_max(count2)); //0.5s 计数脉冲个数.
high_level_count duty_1(. sin(sin), . clk(sys_clk), . count_max(count3_max)); //高电平计数值
high_level_count duty_2(. sin(~sin),. clk(sys_clk), . count_max(count4_max)); // 低电平计数值
```

1.3 系统设计的接口配置

1)FPGA 的接口定义如图 2 所示:

clk_1M	Output	PIN_219	8	B8_N0	2.5 V (default)	8mA (default)	2 (default)
clk_50M	Input	PIN_209	7	B7_N0	2.5 V (default)	8mA (default)	
rise	Input	PIN_238	8	B8_N0	2.5 V (default)	8mA (default)	
sin	Input	PIN_232	8	B8_N0	2.5 V (default)	8mA (default)	
tx_232	Output	PIN_226	8	B8_N0	2.5 V (default)	8mA (default)	2 (default)

图 2 FPGA 的接口定义

2)51 单片机的接口定义如下:

P3.0 接口接 FPGA 的 PIN226(tx232)。

3)12864 液晶屏与 51 单片机的接口定义如下:

```
# define LCD_data P0 //数据口
sbit LCD_RS=P2^4; //寄存器选择输入
sbit LCD_RW=P2^5; //液晶读/写控制
sbit LCD_E=P2^6; //液晶使能控制
sbit LCD_PSB=P2^1; //串/并方式控制
```

2 实验结果分析

脉冲信号参数测量仪的显示界面如图 3 所示,显示的数值和函数信号发生器输出的被测脉冲信号数值(图 4)是一致的,验证了实验结果的正确性。

并且,经实验证明,本文设计的脉冲信号参数测量仪可测量脉冲信号频率 F 的范围为 $10 \text{ Hz} \sim 2 \text{ MHz}$,测量误差的绝对值不大于 0.1% ,可测量脉冲信号占空比 D 的范围为 $10\% \sim 90\%$,测量误差的绝对值不大于 2% 。

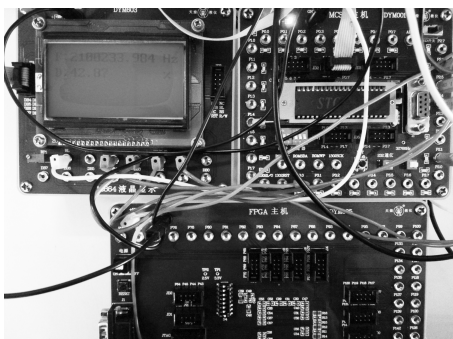


图 3 测量得到的被测脉冲信号的频率、占空比



图 4 函数信号发生器输出的 2.1 MHz 被测脉冲信号

另外,本文设计的脉冲信号参数测量仪系统还可提供一个标准脉冲信号发生器作为附加功能,如图 5 所示。产生的标准脉冲信号的频率为 1 MHz,误差的绝对值不大于 1%;脉宽为 100 ns,误差的绝对值不大于 1%;幅度值为 $(3.3 \pm 0.1) \text{V}$ (负载电阻为 50Ω)。

3 结 语

本文设计的脉冲信号参数测量仪在测量信号的频率及占空比时,只要用 FPGA、51 单片机和液晶屏三个模块即可,不需要外接诸如 DDS 芯片这样的信号发生电路,硬件电路简单,精度高,容易调试。相对一般的脉冲信号参数测量仪,本仪器在测频率和占空比两个参数上的性能指标都较高,测量误差小,可测量频率最大 2 MHz 左右的脉冲信号,在测量频率范围和测量误差方面都很好地满足系统的设计要求,同时为了系统自校准和对外信号输出的需要,还能产生 1 MHz 的标准矩形脉冲信号,具有一定的实用性。后期还可将模块集成在一块 PCB 电路板上,外接锂电池,制成便携式的脉冲信号参数测量仪。

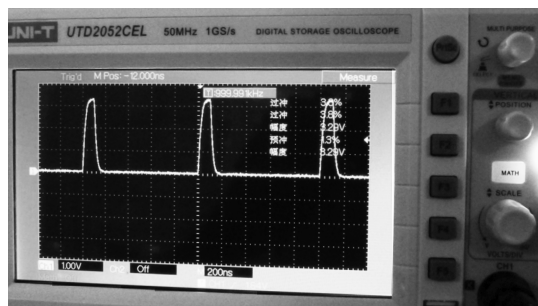


图 5 示波器测量的 1 MHz 标准脉冲信号

参考文献:

- [1] 孟祥利,侯孝民,廉昕. 脉冲超宽带信号应用于测控领域的可行性研究[J]. 兵器装备工程学报,2016,37(7):123-126
- [2] 张波. 利用蓝牙传输的远程声级计系统设计[J]. 金陵科技学院学报,2016(3):18-22
- [3] 刘竹琴,白泽生. 一种基于单片机的数字频率计的实现[J]. 现代电子技术,2010,33(1):90-92
- [4] 陈平平,杨雷,张志坚. 基于 FPGA 的 VGA 数据线测试仪的设计与实现[J]. 现代电子技术,2016,39(14):127-130
- [5] 朱华,王玫,王长龙. UWB 定位系统中雷达脉冲检测的 FPGA 实现[J]. 计算机工程与科学,2009,31(3):132-134
- [6] 胡文静,张国云,刘翔,等. 量程自整定高精度频率测量的 FPGA 实现[J]. 电子技术应用,2012(1):73-76
- [7] 李莉,熊晶. 基于 CPLD 和单片机的等精度数字频率计设计[J]. 现代电子技术,2015(10):118-120
- [8] 屈宝鹏,张喜凤,李想. 基于 VHDL 的高精度数字频率计的设计与实现[J]. 现代电子技术,2013(18):144-147
- [9] 郭伟然,刘耀,汤勇明. 基于 FPGA 的频率特性测试仪的设计[J]. 电子器件,2011,34(6):713-717
- [10] 余果,郭心伟,刘小浩,等. 基于 FPGA 的数字频率计设计[J]. 电子设计工程,2016,24(18):57-59

(责任编辑:湛江)

本刊“工程技术”栏目稿约

《金陵科技学院学报》是国内外公开发行的自然科学学报,曾获得“中国高校特色科技期刊”称号,是江苏省一级刊物,季刊,每逢季末出版,本刊的“工程技术”栏目是创刊以来的固定栏目。

本校正在创建南京软件科技大学,特长期向校内外征集以下学科的文章:软件工程、计算机科学与技术、电子科学与技术、信息与通信工程、控制科学与工程等。另外本栏目也包含建筑学、土木工程、机械工程、材料科学与工程等学科。本栏目学术性和专业性较强,优先发表省部级以上基金项目的阶段性成果,按质择稿,优稿优酬。欢迎广大作者踊跃投稿,我们将提供高效优质的服务,快速审稿,来稿必复。

《金陵科技学院学报》编辑部